

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-224560

(43)Date of publication of application : 21.08.1998

(51)Int.Cl.

H04N 1/028

H01L 27/146

H04N 1/19

(21)Application number : 10-005502

(71)Applicant : XEROX CORP

(22)Date of filing : 14.01.1998

(72)Inventor : STREET ROBERT A

(30)Priority

Priority number : 97 787461

Priority date : 22.01.1997

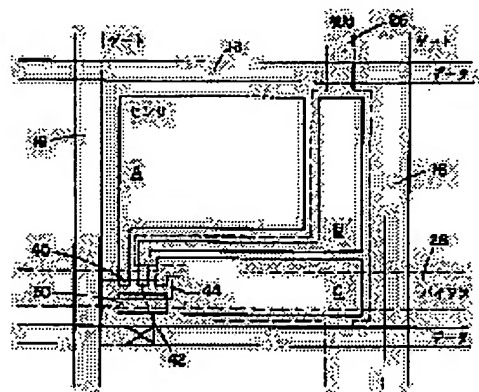
Priority country : US

(54) IMAGE SENSOR ARRAY

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an image sensor array of a wide dynamic range.

**SOLUTION:** A photodiode sensor used as the pixel element of this sensor array is provided with sensor areas A, B and C segmented to plural individual parts. The respective parts are provided with individual responses to incident illuminance relating to capacitance or sensitivity. The parts are connected to a data line 18 in common so as to generate total electric charge output for indicating illuminance to cumulative sensor parts. Since the dynamic range of the accumulated individual parts is larger than any single sensor part, the dynamic range operatable by the sensor is widened.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-224560

(43) 公開日 平成10年(1998) 8月21日

(51) Int Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 1/028

H 0 4 N 1/028

Z

H 0 1 L 27/146

H 0 1 L 27/14

C

H 0 4 N 1/19

H 0 4 N 1/04

1 0 2

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平10-5502

(22) 出願日 平成10年(1998) 1月14日

(31) 優先権主張番号 7 8 7 4 6 1

(32) 優先日 1997年 1月22日

(33) 優先権主張国 米国 (U S)

(71) 出願人 590000798

ゼロックス コーポレーション

XEROX CORPORATION

アメリカ合衆国 ニューヨーク州 14644

ロチェスター ゼロックス スクエア

(番地なし)

(72) 発明者 ロバート エー. ストリート

アメリカ合衆国 94306 カリフォルニア

州 パロ アルト ラ パラ アベニュー

894

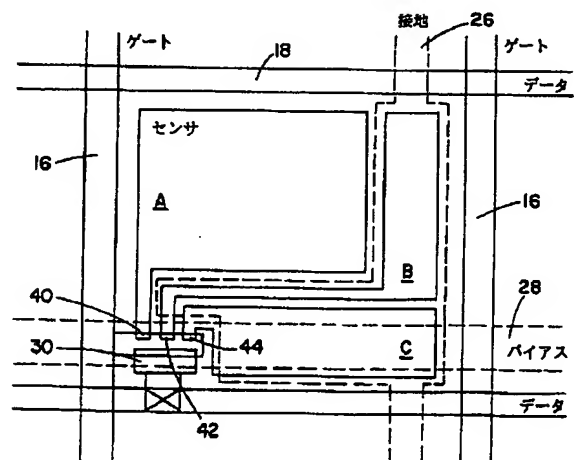
(74) 代理人 弁理士 中島 淳 (外1名)

(54) 【発明の名称】 イメージセンサアレイ

(57) 【要約】

【課題】 ダイナミックレンジの広いイメージセンサアレイを提供する。

【解決手段】 センサアレイのピクセルエレメントとして使用するフォトダイオードセンサは、複数の個々の部分にセグメント化されたセンサ領域A、B、Cを含む。各部分は、キャパシタンス又は感度のいずれかに関して入射照度に対して個別の応答を有する。これらの部分は、累積センサ部分に対する照度を表す合計電荷出力を生成するようにデータライン18に共通につながっている。累積した個々の部分のダイナミックレンジはどの単一のセンサ部分よりも大きいので、センサが動作できるダイナミックレンジはより広くなる。



## 【特許請求の範囲】

【請求項1】 各々がゲートライン、データライン及びバイアス電圧ラインに関連したマトリックスアドレス可能なピクセルエレメントとして配置されるダイナミックレンジの広い複数のセンサからなるイメージセンサアレイであって、

前記ピクセルエレメントの各々は複数の個々のセンサ部分にセグメント化されたアモルファスシリコンセンサを含み、各部分は入射照度に対して個別の応答を有し、前記部分は前記照度を表す合計電荷出力を生成するように前記データラインに共通につながっており、

前記データラインを選択的にアドレスし、前記照度を表す電気信号を生成する読み取りエレクトロニクスを含む、

イメージセンサアレイ。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は概してイメージング（結像）デバイスの分野に関し、より詳細にはアモルファスシリコンセンサアレイを含むデバイスに関する。

【0002】

【従来の技術】アモルファスシリコンの2次元センサアレイは、入射エネルギーのリアルタイムイメージング用の公知のデバイスである（アレイの構造の一般的な説明に関しては、ストリートら（R. A. Street et al.）の 'Amorphous Silicon Arrays Develop a Medical Image'、IEEE Circuits and Devices、1993年7月、38-42頁を参照のこと）。このようなセンサアレイは、比較的大きなサイズのイメージセンサアレイを提供するため、放射イメージングに特に有益である。センサアレイは、センサに入射する可視光の量を表す電荷を集積する原理に基づいて動作する。発光体変換器は、入射した高エネルギー放射から可視光を生成する。このような発光体変換器は、X線光子を吸収して高エネルギー電子を生成し、電子は空孔の対を生成し、この空孔の対が電子及び空孔の再結合の際に可視光を形成することによって動作する。従って、発光体変換器において生成される可視光の量は、発光体に入射する放射に直接関連している。

【0003】アレイの各センサは、2つの主な機能を行う。第1にセンサは光を捕らえ、第2にセンサはこの光によって生じる電荷を保存する。入射光がセンサによって捕らえられると、入射光は電子に変換され、電子はセンサのキャパシタンスによって電荷として保存される。センサ内に保存できる電荷の最大量は、飽和電荷

（「Q」）と呼ばれる。センサを横切って最初に印加されるバイアス電圧をセンサのキャパシタンスと掛けることにより、あらゆるセンサの飽和電荷を計算することができる。（実際には、読み取りトランジスタのスイッチング過渡電圧が生じるため、バイアス電圧をわずかに補正することに注意する。）保存電荷が飽和電荷レベルに

達すると、それより多くの電荷を保存することができず、センサはもはや入射光を表す信号を生成することができなくなる。従って、センサが飽和に達するようにセンサアレイを動作させると、表示すべきイメージを生成できなくなってしまう。このような発光体シリコンセンサエレメントの典型的な飽和電荷は、（1 pFのキャパシタンス及び5 Vのバイアスに相当する）約5 pCである。

【0004】センサのダイナミックレンジとはセンサの有用な動作範囲であり、これは、最大レベル、即ちセンサの飽和レベルと、センサ出力において「ノイズ」を含む最小レベルとの間に保存することができる電荷の量を含む。キャパシタンスを増加させることによって最大レベルを上げることができるが、キャパシタンスが増加するとセンサの感度が減少するため、ダイナミックレンジの拡大を制限する。

【0005】従来では、入射エネルギーを表す信号の処理を容易にするように線形ダイナミックレンジにおいて動作するイメージセンサを用いてきた。しかし、線形応答特性はダイナミックレンジを実質的に狭くする傾向があるため、殆どのセンサのダイナミックレンジは人間の目よりもずっと狭い。人間の目は非常に大きなダイナミックレンジを有し、その光応答は非線形であり、入射強度のほぼ3乗で変化する。この非線形特性は、広いダイナミックレンジを生じる重要な理由である。

【0006】イメージセンサアレイにおける広いダイナミックレンジの望ましい点及び利点は、アレイが光のレベルに関係なく優れたイメージを生成することができることであり、これは、多くの技術用途において重要である。例えば、医療イメージングに関しては、人物のX線イメージは人物の大きさか又はイメージングされる身体の部分に依存する。これらの例において、患者を通過することができるX線の量に大きな差があることを理解することができる。従って、医療イメージング用の広いダイナミックレンジのセンサアレイの利点は、検出器の正確な範囲内で光を生成するかどうかを以前ほど心配することがなく、X線の露光を最小にすることができるようなデバイス手段を使用することである。

【0007】

【発明が解決しようとする課題】本発明は、従来において既知のセンサエレメントの限られたダイナミックレンジの問題を克服し、デザインが簡潔で、製造が経済的であり、入力パターンを表す電気イメージ情報を提供する複数の使用に容易に適応可能である新しいセンサアレイを提供し、かつ、高性能の読み取りエレクトロニクスを必要とせずに、広いダイナミックレンジと、マトリックスアドレスによる（matrix addressed）アモルファスシリコンアレイの標準アレイ構造に入る入射エネルギーに対する非線形応答を提供する、新しく改良されたエレメントセンサ構造を提供する。

【0008】

【課題を解決するための手段】本発明に従って、アドレス可能なピクセルエレメントのマトリックスとして配置されるダイナミックレンジの広い複数のセンサを含むアモルファスシリコンイメージセンサアレイが提供され、このアレイにおいて各エレメントはゲートライン、データライン、及びセンサに保存された電荷を放電するスイッチに関連している。バイアス電圧ラインは、センサの固有キャパシタンスをバイアスする。各ピクセルエレメントは、複数の個々のセンサ部分にセグメント化されたアモルファスシリコンセンサを含む。集合部分の結合効果が広範囲の有用な動作を提供するように、各部分は入射照度に対して個別の応答を有する。これらの部分は、入射照度を表す合計電荷出力を生成するデータラインに共通につながっている。読み取りエレクトロニクスはデータラインを選択的にアドレスし、合計電荷出力、即ち照度を表す電気信号を生成する。

【0009】本発明の別の態様に従って、各センサ部分の個別の応答は異なる感度と電荷キャパシタンスを含む。異なる感度は、異なるサイズの個別のセンサ部分を用いることによって生じる。感度は、入射照射にさらされるセンサの領域に比例する。各センサ部分は、センサの全キャパシタンスに比例する異なる電荷飽和を有する。センサ部分の固有のキャパシタンスを補うキャパシタンスは、センサとこの目的のために提供される接地接続との間に形成されるコンデンサを含むことによって形成される。

【0010】本発明の使用によって得られる1つの利点は、ダイナミックレンジの広いセグメント化ピクセルイメージャ (imager) である。

【0011】本発明から得られる別の利点は、各セグメントが異なる感度及び飽和電荷を有するセグメント化ピクセルイメージャである。コンデンサを追加することにより、センサセグメントの固有のキャパシタンスを補う。

【0012】本発明の更に別の利点は、セグメント化部分の出力をまとめて合計してピクセルエレメントの出力を形成することである。出力は非線形であり、高性能の読み出しエレクトロニクスを必要とせずに従来のセンサエレメントよりも広いダイナミックレンジを得る。

【0013】本発明の新しいセンサアレイの他の利点は、本明細書を読み、理解するにつれて当業者に明白になるであろう。

【0014】

【発明の実施の形態】ここで、本発明の好適な実施の形態を例示するのみの目的であり、これを制限する目的ではない図面を参照すると、図面は、複数の個々のピクセルエレメントを含む水素化アモルファスシリコンイメージセンサアレイ10を示している。a-Siが用いられるのが好ましいが、セレン及びその合金又は有機光伝導

体のような他の材料を使用してもよい。各エレメントは、薄膜トランジスタ (TF T) 14、ゲートライン16及びデータライン18によってマトリックスアドレス可能である。各ピクセルエレメントの蓄積された電荷の信号通信用の回路メタライゼーション構造は従来のものであり、図1は、センサアレイにメタライゼーションラインを含むエレメント構造の1つの典型的な概略的な実施の形態である。アレイの各センサエレメント12は従来アモルファスシリコンフォトダイオードであり、これはドーパされた接触 (接点) 層間に挟まれるドーパされていない層を含む。しかし、他のフォトダイオード構造及び異なる材料を使用してもよい。

【0015】図2を参照すると、本発明の特徴として、各センサエレメント12の電荷蓄積層は異なるサイズの個々の領域にセグメント化されており、各々は入射照度に対する異なる感度と応答、異なるキャパシタンス及び従って異なる電荷飽和を有する。この図は3つのセンサ部分を示しているが、異なる数を使用してもよい。領域Aは、同等のセグメント化されていないピクセルの利用可能なセンサ領域の約50%を含む。領域A内のセンサは追加のキャパシタンスをもたず、その表面全体が照射にさらされる。そのキャパシタンスは、フォトダイオードの固有のキャパシタンスによって与えられる。領域Bはセンサ領域の約25%を占め、その下に配置されて接地 (ground) に接続された金属層26を有し、それによりセンサ部分Bのキャパシタンスを約2倍にする。領域Cは照射にさらされるアクティブセンサ領域の約10%を有するが、(キャパシタンスを2倍より大きくする) バイアス金属ライン28の下の利用可能なスペースを使用すると共に、下に配置され接地に接続された金属層26を有する。この構造により、3つの領域のキャパシタンスはほぼ等しいが、アクティブ領域の約15%のみが未使用であり、これはセグメント化センサの領域A、B及びC間のギャップによって主に占められている。従って、接地が領域B及びCならびに隣接ピクセルに接続されているが、領域Aには接続されないように、各セグメントが組織されている。例えばゲート金属層を領域Aの下に配置し、光シールドを提供することが必要である場合、この層を接地に接続せず、追加のキャパシタンスを生じない。

【0016】センサA、B及びCを別個のものとして相互作用しないようにするために、これらはフォトリソグラフィによってパターン形成され、それによりフォトダイオード間のギャップにはセンサ材料は存在しない。通常はシリコンオキシニトリド (silicon oxy-nitride) であるパッシベーション層を上部に付着させてフォトダイオード間の電気絶縁を確実にし、あらゆる相互作用を防ぐ。同様に、TF Tがオフのときは、TF T 14上の3つの接点は絶縁されている。必要に応じてTF Tをオンにすると、これらは全て共通のデータライン18に接

続される。フォトダイオードが飽和に達すると、フォトダイオードにおいて再結合が生じるため、全ての追加の電荷が失われる。

【0017】各センサ領域において蓄積された電荷の放電信号の合計は、図2に示されるような状態で、互いの間に2~5 $\mu$ mのギャップを介して領域端子端部40、42、44を有するようにTF T 14のソース接点をセグメント化することによって達成される。TF Tがオフの場合は異なるソース電圧は接点間でリークせず、TF Tがオンにされると出力部においてこれらを一緒に合計する。

【0018】図2の点線26は、接地接続を輪郭づけている。これは、センサB及びCの下に配置され、通常はTF T 14のゲート誘電体を形成する層と同一の層である絶縁層によってセンサから隔てられる金属層である。接地接続はゲートライン16と同一の金属を使用するが、ゲートラインには接続されていない。接地面は、前述の追加のキャパシタンスを提供する。接地面はピクセルからピクセルへの連続的な金属層として接続されており、アレイの周縁において、好適に選択される外部接地接続に接続されるべきである。接地と呼ばれるが、あらゆるDC電圧を使用することができる。

【0019】図3を参照すると、図2に示される物理的な実施の形態を表す概略的な回路が示されている。異なる感度のセンサ領域S1、S2、S3は、図2の領域A、B及びCにそれぞれ対応する。ゲートライン16がスイッチ30A、30B、30Cを閉じると、コンデンサC1、C2、C3に蓄積された電荷がデータライン18の電圧として加算されることが理解できる。

【0020】3つのセンサ(A、B、C)は、キャパシタンスC1、C2、C3及び感度 $\sigma_1$ 、 $\sigma_2$ 及び $\sigma_3$ (ここで、 $\sigma_1 > \sigma_2 > \sigma_3$ )を有する。一般に、センサの感度はセンサのアクティブ領域に比例するため、 $\sigma_i$ をセンサiの充填率(fill factor)として考えることができる。充填率は、光にさらされるセンサ領域によって占められるピクセル領域の分数(fraction)である。照度L下で生成される電荷は $Q_i = L \sigma_i$ であり、飽和は $Q_{i, sat} = C_i V_B$ で生じ、ここで $V_B$ はバイアス電圧を表す。

【0021】分析を簡潔にするために、急激な飽和を仮定する。実際には、領域間の遷移は図4に示されるものよりも滑らかである。図4の領域Aでは、全体の信号は $Q_A = L(\sigma_1 + \sigma_2 + \sigma_3)$ であり、光強度 $L_{A, sat} = C_1 V_B / \sigma_1$ で飽和し、 $Q_{A, sat} = C_1 V_B (1 + (\sigma_2 + \sigma_3) / \sigma_1)$ である。

【0022】領域Bでは、信号は $Q_B = Q_{A, sat} + L(\sigma_2 + \sigma_3)$ であり、 $L_{B, sat} = C_2 V_B / \sigma_2$ で飽和し、 $Q_{B, sat} = C_1 V_B + C_2 V_B (1 + \sigma_3 / \sigma_2)$ である。

【0023】最後に、領域Cでは、全体の信号は $Q_C =$

$Q_{A, sat} + Q_{B, sat} + L \sigma_3$ であり、 $L_{C, sat} = C_3 V_B / \sigma_3$ で飽和し、 $Q_{C, sat} = C_1 V_B + C_2 V_B + C_3 V_B$ である。

【0024】 $\sigma_1 : \sigma_2 : \sigma_3$ が比1:0.3:0.1であると仮定すると、これらの3つの領域の感度の比は1.4:0.4:0.1であり、ダイナミックレンジは約10倍増加する。これらの値を用いると、飽和電荷の比は $1.4 C_1 : C_1 + 1.33 C_2 : C_1 + C_2 + C_3$ である。キャパシタンスの値が等しいことによって飽和電荷の比は1.4:2.33:3になり、これによってダイナミックレンジが高感度領域においてより広くなる。キャパシタンスの比が1:1.5:2であることにより、ダイナミックレンジは3つの領域においてほぼ同一になる。

【0025】センサ応答は主に $\sigma_1$ 及び $C_1$ に依存するが、これら2つはピクセルのデザインによって制約される。通常、センサはコンデンサ内にあるため $C_1$ は $\sigma_1$ に比例し、従って $\sigma$ を小さくしてCを大きくし、有効なセンサに必要な高い全充填率を維持する態様はすぐには明らかにならない。本発明は、標準アレイ構造において下記の2つの特徴を用いることにより、キャパシタンスの値を調節してピクセルの有効なデザインを行うことを教示する。

a) バイアスラインがセンサを横切り、必然的に光を妨げる。

b) ゲート金属パッドをセンサの下に配置でき(これは、時として追加の光シールドを提供するのに使用される)、このパッドを接地(又はバイアス)に接続することによってキャパシタンスを追加するのに使用することができる。

【0026】前述の特定のセグメンテーションスキームは、1つの可能な実施の形態にすぎない。ダイナミックレンジの広いセンサデザインを同様に達成するのに非常に多くの他の様々な構成が可能である。セグメントの数を変えて、示される3つのセグメントよりも多いか又は少ないセグメントを含むこともできる。センサ領域自体を様々なサイズ及び形状に構成し、特に所望されるあらゆる応答を最適にすることができる。センサ領域と、

(これによってTF Tの応答にも影響を及ぼしうるが)

可能であればゲート金属光シールドを隔てる下層誘電体の異なる厚みを選択することによって、キャパシタンスを更に制御することもできる。3という数は広いダイナミックレンジと充填率との間で工学技術的に優れた妥協を提供すると思われるが、異なる数の領域へのセグメンテーションも望ましい。セグメント領域を少なくするとダイナミックレンジの増加が小さくなり、セグメント領域を多くすると全体の充填率において大きな損失を生じる。

【0027】読み取りエレクトロニクス50(図3)は、既存のセンサアレイシステムを有する従来のもので

ある。センサアレイを含むフィルムの厚みがほどよく均一であるならば、アレイ応答を校正し、単一のルックアップテーブルを使用して応答を線形化することができる。

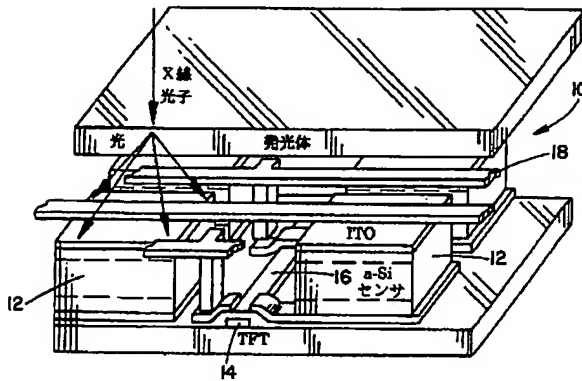
【0028】本発明は、好適な実施の形態を参照して説明された。本明細書を読み、理解するにつれて、変更が他者に生じることは明らかである。このような変更が請求項及びこの同等物の範囲内である限り、本発明はこのような変更を全て含むものと意図される。

【図面の簡単な説明】

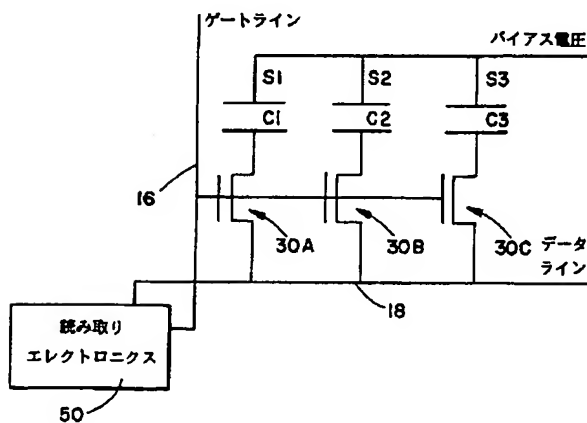
【図1】アモルファスシリコンセンサアレイの典型的な構造の部分断面斜視図である。

【図2】異なる部分にセグメント化された個々のセンサエレメントを示し、信号通信用に組み合わされたメタライゼーションラインを更に示す略平面図である。

【図1】



【図3】



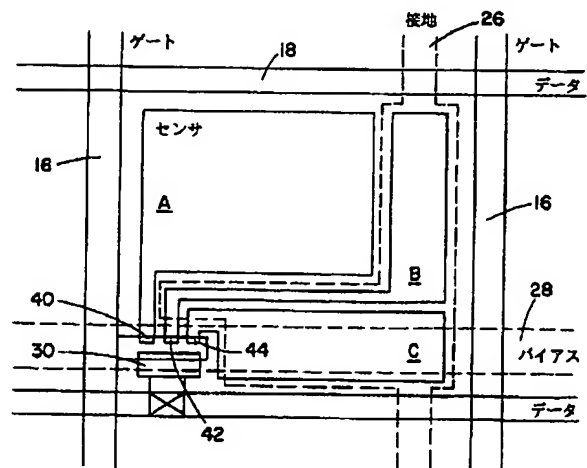
【図3】本発明に従って形成される個々のセンサエレメントの略回路図である。

【図4】本発明の拡張されたダイナミックレンジ及び入射光に対する非線形応答を特に示す、出力電荷信号対センサエレメントの照射強度のグラフである。

【符号の説明】

- 10 アモルファスシリコンイメージセンサアレイ
- 12 センサエレメント
- 14 TFT
- 16 ゲートライン
- 18 データライン
- 28 バイアス金属ライン
- 30 スイッチ
- 40、42、44 領域端子端部
- 50 読み取りエレクトロニクス

【図2】



【図4】

